



Universidad Tecnológica Nacional
Facultad Regional Bahía Blanca

1/5

Departamento de Ingeniería Electrónica

PROGRAMA DE :

Técnicas Digitales I

CÓDIGO: 9-95-0326

ÁREA: Electrónica

PLAN: 1995

RÉGIMEN ANUAL

4 Hs. / Sem.

PROFESOR RESPONSABLE

HORAS DE CLASE

128 / AÑO

Dr. Ing. Ricardo Cayssials

TEÓRICAS

PRÁCTICAS LABORATORIO

Docente Auxiliar

Total

% s /Total Materia

Total

% s/ Total Materia

Ing Adrián Laiuppa

72

56,2%

56

43,8%

CORRELATIVAS PARA CURSADO

CORRELATIVAS PARA RENDIR FINAL

CURSADAS

APROBADAS

CURSADAS

APROBADAS

Informática I

Álgebra y Geometría Analit.

Informática I

OBJETIVOS:

Técnicas Digitales I es la primera de las tecnología básica dentro del área digitales y debe proveer al alumno de los conocimientos lógicos básicos que incluye la lógica combinacional, su simbología, los circuitos combinacionales y secuenciales, las estructuras básicas de buses de comunicación y las estructuras de las memorias RAM, ROM, EPROM, E²PROM, en especial su organización y manejo. Para ello debe introducir al alumno en las herramientas matemáticas para el estudio de los sistemas de variable discreta. Por otra parte se analiza los circuitos binarios básicos con la consecuente introducción de criterios de diseño de circuitos combinacionales más complejos. Se introduce al alumno en el estudio de las Familias Lógicas. A continuación se introduce al alumno en los circuitos biestables, monoestables y astables, para continuar con la lógica secuencial fundamental y sincrónica, y con el estudio de contadores y registros de desplazamiento, configuraciones de contadores de cuenta ascendente y descendente. Se introduce también a los lenguajes de descripción de hardware como alternativa de representación de circuitos digitales complejos.

CONTENIDOS MÍNIMOS: (Ordenanza CSU N°1077)

- Lógica combinacional
- Lógica secuencial
- Estructura de buses
- Introducción a las memorias semiconductoras
- Introducción a los lenguajes descriptores de hardware

VIGENCIA AÑOS	2022	2023	2024	2025	2026	2027
---------------	------	------	------	------	------	------



Universidad Tecnológica Nacional

Facultad Regional Bahía Blanca

2/5

Departamento Electrónica

Materia: Técnicas Digitales I

CÓDIGO: 9-95-0326

AÑO: Tercero

Régimen: Anual

PLAN : 1995

Unidad Temática	<u>PROGRAMA ANALÍTICO:</u>	Carga Horaria
<u>Unidad Temática 1</u>	Álgebra binaria Variables y funciones lógicas. Lógica proposicional. Postulados del álgebra de Boole. Principio de dualidad teoremas del álgebra de Boole. Expresiones Canónicas. Teorema general de los minitérminos y maxitérminos, Leyes de Morgan. Conversión de suma de productos canónicos en producto de sumas canónicas y viceversa, Representación numérica de los términos canónicos, representación numérica de las funciones canónicas. Tabla de la verdad. Lógica de contactos. Representación de compuertas lógicas. Funciones "Y", "O", Inversión, "No-Y", "No-O", "OExcusiva" y Buffer.	16 hs
<u>Unidad Temática 2</u>	Simplificación de funciones Lógicas Métodos de simplificación por medio del uso de los postulados y teoremas del álgebra de Boole. Resolución gráfica por medio de mapa de Karnaugh, uso de los mapas para resolución hasta seis variables y variables no totalmente definidas. Utilización de resoluciones por productoria y sumatoria. Soluciones para estados de variables con estados no especificados. Soluciones para funciones múltiples. Representación de simplificaciones por simbología. Método numérico de simplificación de funciones, método de Quine-Mc Cluskey. Soluciones para funciones no totalmente definidas. Soluciones para funciones múltiples. Simplificación por medio de mapas de Karnaugh. Retardos en compuertas. Fenómenos de riesgo estático y dinámico. Redundancia.	12 hs
<u>Unidad Temática 3</u>	Lógica combinacional con dispositivos de escala media de integración. (MSI) Dispositivos estándar de escala media de integración. Decodificadores, multiplexores, demultiplexores aplicaciones de multiplexores. Control de flujo de señal, Multiplexación y demultiplexación distribuidas. Estructuras de buses. Codificadores, codificadores con prioridad, detectores de paridad. Comparadores binarios. Arreglos lógicos programables para aplicaciones generales. Diseño lógico de arreglos PAL. Estructura de ROM, manejo de direcciones y flujo de datos. Sumadores y restadores binarios. Sumador-restador con acarreo. Acarreo serie y paralelo. Multiplicadores binarios. Unidades de procesadora matemática por tablas.	12 hs
<u>Unidad Temática 4</u>	Circuitos Secuenciales Circuitos de secuencia, biestable como elemento de memoria, biestable SR, biestable SR sincronizado, metaestabilidad en biestables, Biestable tipo "D" Biestable maestro-esclavo JK, Monoestables y astables. Monoestables redisparables, Elementos sincronizados por flanco. Retardos, tiempo de establecimiento, Máquinas de Estados. Diseño Modo Fundamental. Tabla de Transición de Estados. Asignación de Estados. Carreras Críticas. Riesgo Estático. Modo Reloj. Tabla de Excitación. Reducción de Estados.	24 hs
<u>Unidad Temática 5</u>	Sistemas de numeración y códigos Sistemas de numeración. Códigos binarios. Códigos binarios codificados decimal. Códigos para enteros con signo, complemento a uno y complemento a dos. Suma y resta binaria en complemento a uno y a dos.	10 hs

VIGENCIA AÑOS	2022	2023	2024	2025	2026	2027
---------------	------	------	------	------	------	------



Universidad Tecnológica Nacional
Facultad Regional Bahía Blanca

3/5

Departamento Electrónica

Materia: Técnicas Digitales I

CÓDIGO: 9-95-0326

AÑO: Tercero

Régimen: Anual

PLAN : 1995

Unidad Temática	<u>PROGRAMA ANALÍTICO:</u>	Carga Horaria
<u>Unidad Temática 6</u>	<p>Circuitos MSI secuenciales y Temporizadores</p> <p>Contadores asincrónicos binarios, contadores asincrónicos decimales o módulo <i>n</i> arbitrario. Restablecimiento a cero y carga de cuenta en contadores asincrónicos. Contadores sincrónicos, binario, decimal o módulo arbitrario. Contadores con cuenta ascendente y descendente, carga sincrónica. Registros de desplazamiento de entrada serie y paralelo. Registro de retención de entrada serie y paralelo, sincrónicos y asincrónicos, direccionamiento de flujo en la entrada y salida serie. Contadores de anillo, Johnson, y de secuencia pseudo aleatorias. Registros pila, FIFO, FILO y aleatorios. Temporizadores. Aplicaciones</p>	20 hs
<u>Unidad Temática 7</u>	<p>Familias Lógicas y Buses</p> <p>Familias Lógicas integradas. Familia Lógica TTL, series estándar, L, S, SL, AS, ASL, niveles lógicos, curvas de entrada salida, comparación de performance de velocidad y cargabilidad. Familias lógicas MOS, CMOS, HC,AHC,AHCT, AC, ACT , niveles lógicos, curvas de entrada salida, comparación de performance de velocidad y cargabilidad, determinación de transitorios en la conmutación. Metaestabilidad. Familias lógicas de bajo voltaje. Familias lógicas de manejo de buses. Cuadro comparativo de las principales familias lógicas. Dispositivos PAL y GAL secuenciales.</p>	10 hs
<u>Unidad Temática 8</u>	<p>Memorias Semiconductoras</p> <p>Estructura de una memoria básica. Memorias de solo lectora de diodos y de fusibles. Análisis de los gráficos temporales de acceso, escritura y lectura.</p>	10 hs
<u>Unidad Temática 9</u>	<p>Lenguajes de Descripción de Hardware</p> <p>Conceptos principales de los Lenguajes de Especificación de Hardware. Conceptos principales de VHDL. Estilos de escritura: Behavioral, RTL, Logic, Layout. Conceptos de Entidad, Arquitectura y Jerarquía. Declaraciones, Configuraciones, Configuración por Defecto. Especificación de Tablas de Transición de Estados en VHDL. Especificación de variables de estado y tabla de funciones de salida. Procesos y Tipos. Señales y Tipos de Datos: Concepto de tipo y especificación, tipo de datos estándar, Lógica Multivaluada.</p>	14 hs

VIGENCIA AÑOS	2022	2023	2024	2025	2026	2027
---------------	-----------------	------	------	------	------	------



Universidad Tecnológica Nacional
Facultad Regional Bahía Blanca

4/5

Departamento Electrónica

Materia: Técnicas Digitales I

CÓDIGO: 9-95-0326

AÑO: Tercero

Régimen: Anual

PLAN : 1995

BIBLIOGRAFIA:

- 1.- **Sistemas Electrónicos Digitales - Enrique Mandado - Marcombo Boixareu Ed. - 8ª edición**
- 2.- **Introducción a las Técnicas Digitales con Circuitos Integrados - M.C.Ginzburg - Biblioteca Técnica Superior - 1994**
- 3.- **Diseño Digital, Principios y Práctica - John F. Wakerly – 3ª Ed. Prentice Hall Hispanoamérica - 2001**
- 4.- **Switching Transistor Handbook - W. D. Roehr - Ed. Motorola Inc. 1963**
- 5.- **MECL System Design Handbook - W. R. Blood, Jr. - Ed. Motorola Inc. - Fourth Edición - 1988**
- 6.- **Digital Integrated Electronics - H. Tabú - D. Schilling - Ed. Mc Graw Hill Inc - 2nd Ed - 1989**
- 7.- **Design Considerations for Logic Products - Applications Book Volume 1 - Texas Instruments - 1997.**
- 8.- **Design Considerations for Logic Products - Applications Book Volume 2 - Texas Instruments - 1999.**
- 9.- **Design Considerations for Logic Products - Applications Book Volume 3 - Texas Instruments - 2000**
- 10.- **Switching Theory & Logic Design - F. J. Hill, G. R. Peterson - Third Ed. - Wiley - 1981**
- 11.- **Circuitos Digitales y Microprocesadores - Herbert Taub - Ed. Mc Graw Hill – 1983**
- 12.- **Fundamentos de Sistemas Digitales - Thomas L. Floyd, PRENTICE-HALL, 2006.**

VIGENCIA AÑOS	2022	2023	2024	2025	2026	2027
------------------	-----------------	------	------	------	------	------



Universidad Tecnológica Nacional
Facultad Regional Bahía Blanca

5/5

Departamento Electrónica

PROGRAMA DE :

CÓDIGO: 9-95-0326

Técnicas Digitales I

PLAN : 1995

Actividades de formación práctica

La asignatura contará con la realización de actividades de formación práctica de laboratorios, coordinada con el desarrollo de las clases teóricas, que los alumnos deberán cumplir en tiempo y forma. Se realizarán laboratorios mediante simuladores para su implementación en forma virtual, durante el transcurso del distanciamiento social.

Cursado y Régimen de aprobación

El cursado y régimen de aprobación de la asignatura es conforme a las condiciones establecidas por la Ordenanza Nro. 1549

VIGENCIA DE ESTE PROGRAMA

AÑO	PROFESOR RESPONSABLE (firma aclarada)	AÑO	PROFESOR RESPONSABLE (firma aclarada)
2022	Dr. Ing. Ricardo Cayssials	2025	
2023		2026	
2024		2027	

VISADO

PROFESOR JEFE DE AREA	SECRETARIO ACADÉMICO	DIRECTOR DE DEPARTAMENTO
Fecha:	Fecha:	Fecha:

VIGENCIA AÑOS	2022	2023	2024	2025	2026	2027